# **Vežba 03 – Osnove SPICE simulatora**

## 1. Čas

**Tema:** Čvorovi i grane kola. Potencijal čvorova. Formiranje sistema jednačina. Upoznavanje sa LT Spice programom za simulaciju elektronskih kola. Svrha i primena SPICE (Simulation Program with Integrated Circuit Emphasis) simluatora. Primitivni modeli i modelske kartice (otpornici i izvori). Netlista i šematik editor. Osnovna sintaksa. Bazični tipovi analiza (DC, TRAN i AC). Parametri. Prikazivači talasnih oblika (waveform viewers)

**Ishod:** Uputiti studenta kako da opiše jednostavnu netlistu, da koristi šematik editor i da pokrene bazične tipovi analiza u SPICE programu.

**Način rad:** Demnostrirati opis elektronskog kola odgovarjućim sistemom jednačina pogodnim za račnarsku analizu. Kao primer koristiti jednostvno kolo sa otpornicima i izvorima. Upoznati studente sa osnovnom SPICE sintaksom kroz primer kreiranja SPICE netliste za prezentovano kolo. Pokazati zadavanje vrednosti komponenti putem parametara. Demonstrirati pokretanje simulacije i interpretaciju dobijenih rezultata. Demonstrirati korišćenje šematik. Demonstrirati prmitivne modele nezavisnih (DC, SIN, PULSE, PWL) i kontrolisanih naponskih/strujnih izvora (E, G, H, F, BV i BI).

*sistem.m* – Skript za dmeonstraciju načina opisa sistema jednačina pogodan za računarsku analizu. Primer: jednostvno kolo sa otpornicima i izvorima (slika *sistem.pdf*).

*sistem.cir* – SPICE netilsta za analizu mirne radne tačke jednostvnog kola sa otpornicima i izvorima.

*sistem.asc* – LT Spice šematik ekvivalent netliste sistem.cir (sistem.m).

*sources.asc* – LT Spice šematik za demonstraciju izvora u SPICE simulatoru.

## 2. Čas

**Tema:** Reaktivni elementi. Post-procesiranje rezultata simulacije (waveform arithmetic). Bazični model poluprovodničkih komponenti (dioda, bjt, mos-fet). Trasiranje statičkih karakterisitika poluprovodničnih komponenti (IV, II, VV curves).

**Ishod:** Osposobiti studenta da simulira kola sa bazičnim poluprovodničkim elementima (dioda, bjt i mosfet) u SPICE simulatoru i da prezentuje i interpetira rezultate simulacije.

**Način rada:** Demonstrirati podešavanje i puštanje bazičnih anlaiza u SPICE simulatoru. Kao primer prezentovati kola sa reaktivnim elementima (RC, redno i paralelno RLC kolo). Pokazati osnovne funkcije i operacije nad talasnim oblicima. Demonstrirati upotrebu modelskih kartica za osnovne nelinearne elemente u elektronici (D - dioda, NPN/PNP – bjt i NMOS/PMOS – mosfet). Koristiti samo uprošćeni Level 1 model (hand calculation equivalent, VJ/VFWD, BV/VREV, IS za diodu, VJE, BF, VAR, VAF za bjt i KP, VTO, LAMBDA za mosfet). Demostrirati trasiranje statičkih karakterisitika nelinarnih komponenti (ulazna, izlazna i prenosna, strujno pojačanje bjt i transkonduktansa mosfet tranizistora).

*rc.asc* – LT Spice šematik za simulaciju RC i CR kola (TRAN i AC).

*rlc.asc* – LT Spice šematik za simulaciju rednog i paralelnog RLC kola (TRAN i AC).

*diode.asc* – LT Spice šematik za simulaciju IV karakteristkie diode (DC sweep).

*bjt\_ic\_vce.asc* – LT Spice šematik za simulaciju izlainih karakteristika BJT tranzistora (DC sweep).

*bjt\_ib\_vbe.asc* – LT Spice šematik za simulaciju ulaznih karakteristika BJT tranizstora (DC Sweep).

*mosfet\_id\_vds.asc* – LT Spice šematik za simulaciju izlaznih karakteristika MOS-FET tranzistora (DC Sweep)

*mosfet\_id\_vgs.asc* – LT Spice šematik za simulaciju prenosnih karakteristika MOS-FET tranzistora (DC Sweep)